

K1 – Zadaci 1,2,3,4

K2 – Zadaci 5,6,7,8

Integralni ispit – Zadaci 1,3,4,5,6,8

Na naslovnoj strani **obavezno** zaokružiti redne brojeve zadataka koji su rađeni.

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.

**Napomena: Sve realizacije je potrebno nacrtati i obeležiti odgovarajuće signale.**

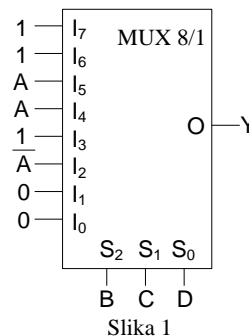
### 1. Zadatak (a -6, b - 6, c - 7, d - 6 poena)

a) Data je funkcija  $Y$  na slici 1. realizovana pomoću multipleksera 8/1. Popuniti Karnoovu kartu za funkciju  $Y$  i odrediti njen izraz u minimalnoj formi u obliku proizvoda zbirava.

b) Predstaviti funkciju  $Y$  u obliku zbira proizvoda i realizovati je ukoliko su na raspolaganju samo dvoulazna NI logička kola i prave vrednosti signala. Težiti da funkcija i broj upotrebljenih kola budu minimalni.

c) U realizovanoj šemi iz tačke b) proveriti da li postoji mogućnost pojave statičkih hazarda i pri kojim prelazima? Ukoliko postoji nacrtati vremenski dijagram na kome se vidi pojava statičkog hazarda i korigovati funkciju  $Y$  tako da se ukloni mogućnost pojave statičkih hazarda.

d) Realizovati funkciju  $Y$  korišćenjem samo jednog dekodera 3/8 čiji su ulazi i izlazi aktivni sa logičkom jedinicom i logičkih kola niskog stepena integracije.



### 2. Zadatak (25 poena)

Projektovati kolo demultipleksera koji ima 16 selekcionih signala sa aktivnim logičkim jedinicama, tako da maksimalno kašnjenje izlaznih signala bude manje ili jednako  $5t_p$ . Na raspolaganju su standardna logička kola malog stepena integracije sa jednim, dva ili tri ulaza. Težiti da broj upotrebljenih čipova bude minimalan. Vreme propagacije signala kroz logička kola je  $t_p$ .

### 3. Zadatak (a - 6, b - 8, c - 3, d - 8 poena)

a) Algoritamskim računanjem, korak po korak, izračunati vrednosti sledećih izraza

- $A_{16KMV} = 13F4_{16KMV} - 50A_{16KMMV}$  (na raspolaganju su 4 cifre)
- $B_{7KO} = 456_{7KO} + 356_{7KO}$  (na raspolaganju su 4 cifre)
- $C_{KO} = 101.10_{KO} * 11101_{KO}$  (na raspolaganju je 9 cifara. Koristiti algoritam sa među zbirovima)
- $D_2 = 101111_2 : 1101_2$  (na raspolaganju je proizvoljan broj cifara)
- $E_{ZA} = 1111010_{ZA} + 0011001_{ZA}$  (na raspolaganju je proizvoljan broj cifara)

**Napomena: Ukoliko broj nema oznaku KMV, KO ili ZA u indeksu smatrati da je neoznačen. U slučaju izvođenja operacije nad označenim brojevima, jasno naznačiti ukoliko dođe do prekoračenja. Postupak za svaku operaciju prikazati korak po korak u osnovi u kome su brojevi dati. U zagradama je naveden maksimalno dostupni broj cifara za predstavu rezultata. Bez detaljnog postupka rešenje zadatka je nevažeće.**

b) [30%] Na osnovu vrednosti brojeva A, B, C, i E dobijenih u tački a) odrediti njihove predstave u sledećim brojnim sistemima:  $A_{8KMV}$ ,  $B_{10KMV}$ ,  $C_{7KO}$ ,  $E_{16KO}$ . Brojeve predstaviti sa minimalnim brojem cifara.

c) [15%] Za broj  $133_7$  odrediti sve brojeve koji se nalaze na Hamingovom rastojanju 1 u odnosu na binarnu predstavu broja na 8 bita a zatim odrediti njihove predstave u brojnom sistemu sa osnovom 16.

d) [30%] Na prijemnoj strani je pristigla poruka 000011100011111 pri čemu se na predaji koristi zaštita kodovanjem poruka Hamming-ovim kodom sa rastojanjem 3. Poslati podatak je označeni broj predstavljen u binarnom brojnom sistemu u komplementu osnove. Predstaviti vrednost primljenog podatka u decimalnom brojnom sistemu.

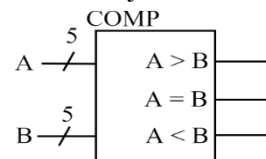
### 4. Zadatak (a - 8, b - 8, c - 9 poena)

a) Korišćenjem isključivo NILI kola sa proizvoljnim brojem ulaza realizovati kombinacionu mrežu koja implementira funkcionalnost sabiranja dva neoznačena binarna broja (A i B) širine 2 bita ( $A_1A_0$  i  $B_1B_0$ ).

b) Korišćenjem isključivo dvoulaznih NI kola realizovati kombinacionu mrežu koja implementira množenje dva neoznačena binarna broja (A i B) širine 2 bita ( $A_1A_0$  i  $B_1B_0$ ).

c) Ukoliko je na raspolaganju:

- 1) proizvoljan broj logičkih kola visokog stepena integracije, čija je blok šema prikazana na slici 4, koja realizuju funkcionalnost poređenja dva petobitna binarna broja
- 2) proizvoljan broj logičkih kola niskog stepena integracije
- 3) logička kola koja implementiraju funkcionalnost množenja i sabiranja dva dvobitna broja realizovana u tačkama a) i b)



Slika 4

realizovati funkciju:  $Y = \min\{2(A \cdot (B + C)), C(A + 2)\}$  gde su A, B i C neoznačeni binarni brojevi širine 2 bita.

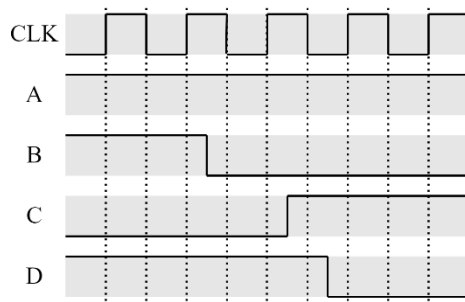
**5. Zadatak (a – 5, b – 5, c - 5, d – 5, e- 5 poena)**

CMOS tehnologija – 180nm,  $V_{DD} = 1.8V$ ,  $\mu_n = 417 \frac{cm^2}{Vs}$ ,  $\mu_p = 85 \frac{cm^2}{Vs}$ ,  $V_{Tn} = 0.45V$ ,  $V_{Tp} = -0.45V$ ,  
 $k_n = 351 \times 10^{-6} \frac{A}{V^2}$ ,  $k_p = 71 \times 10^{-6} \frac{A}{V^2}$ ,  $\lambda_n = \lambda_p = 0.1 \frac{1}{V}$ ,  $E_{Cn} = 3.8 \times 10^5 \frac{V}{cm}$ ,  $E_{Cp} = 18.8 \times 10^5 \frac{V}{cm}$

- a) Izvesti izraz za odnose širine kanala  $n$  i  $p$  tranzistora CMOS invertora minimalne geometrije da bi se minimizovalo srednje kašnjenje invertora. Kolike su širine kanala?
- b) Za širine kanala tranzistora iz tačke a) izvesti izraze i izračunati dinamičke otpornosti  $p$  i  $n$  kanalnog tranzistora potrebne za procenu kašnjenja.
- c) Za širine kanala i tranzistora z tačke a) izračunati prag odlučivanja logičkog kola.
- d) Za širine kanala tranzistora iz tačke a) izračunati maksimalnu struju kratkog spoja.
- e) izračunati disipaciju kratkog spoja u CMOS invertoru iz tačke a), ako se na ulazu nalazi signal učestanosti 4GHz, čije je vreme uspona i pada jednako 2ps.

**6. Zadatak (a -9, b – 7, c – 9 poena)**

- a) Realizovati jednostepeno dinamičko CMOS logičko kolo koje implementira logičku funkciju  $Y = \bar{B} \bar{C} + (\bar{C} + D)A$
- b) Ukoliko se ulazni signal u odnosu na signal takta CLK menja kao što je prikazano na slici, nacrtati vremenski dijagram koji ilustruje ponašanje izlaznog signala Y
- c) Realizovati logičku funkciju Y iz tačke a) u domino logici



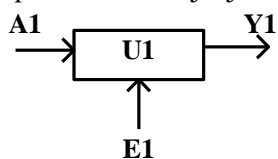
**7. Zadatak (a –15, b – 10 poena)**

- a) Realizovati jednostepeno statičko četvoroluzno CMOS logičko kolo koje na izlazu generiše “1” ako i samo ako neoznačeni binarni broj (DCBA) na ulazu kombinacione mreže zapisan u Kodu više 3 ima neparan broj jedinica. Smatrati da se binarni broj na ulazu nalazi u opsegu  $0_{10}$ - $9_{10}$ . Na ulazu logičkog kola dostupne su i negacije ulaznih promenljivih. Težiti da realizacija sadrži minimalan broj tranzistora.
- b) Odrediti odnose širina svih tranzistora u realizaciji iz tačke a) tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je  $W_P:W_N = 2: 1$ .

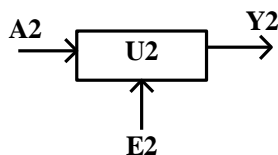
**8. Zadatak (a -15, b – 10 poena)**

Na raspolaganju su komponente U1 i U2, prikazane na slici 8a, čije su funkcije definisane funkcionalnim tabelama na slici 8b.

- a) Realizovati trostački bafer, prikazan na slici 8c, korišćenjem komponenti U1, U2 i otpornika.
- b) Nactati vremenski dijagram izlaznog signala Y kola sa slike 8c, ako se signali A i E menjaju kao na slici 8d. Označiti vremenske parametre kašnjenja.



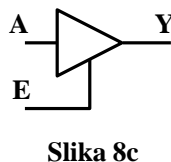
E1	A1	Y1
0	X	Z
1	0	1
1	1	Z



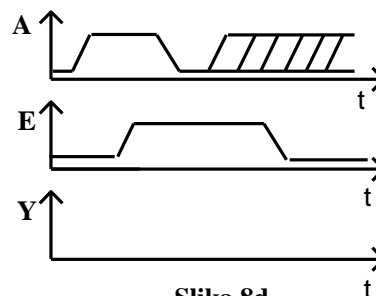
E2	A2	Y2
1	X	Z
0	0	Z
0	1	0

Slika 8a

Slika 8b



Slika 8c



Slika 8d